

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2002-333954**

(43)Date of publication of application : **22.11.2002**

(51)Int.CI.

G06F 3/06

G06F 13/10

(21)Application number : 2002-020098

(71)Applicant : HEWLETT PACKARD CO <HP>

(22)Date of filing : **29.01.2002**

(72)Inventor : **STEPHEN J ELLIOT**

(30)Priority

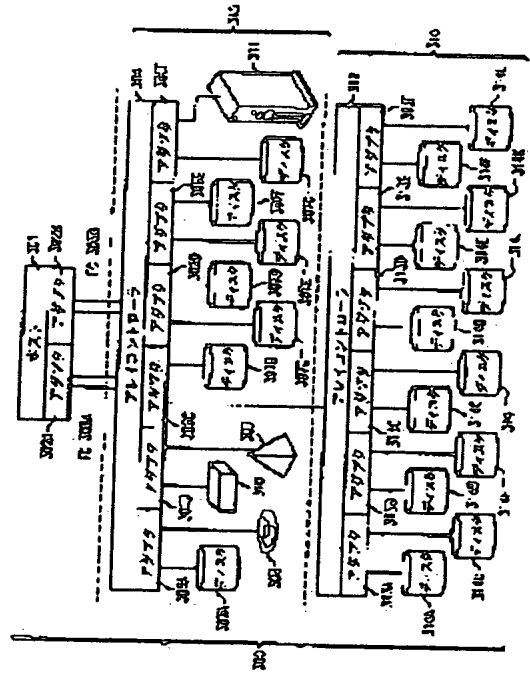
Priority number : **2001 775233** Priority date : **31.01.2001** Priority country : **US**

(54) DATA STORAGE SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a universal interface corresponding to a fiber channel array controller.

SOLUTION: An array controller 304 makes a plurality of devices 307A-307G to be seen as a single device through a programmable function. The array controller provides a plurality of universal interfaces 306A-306F so that a plurality of different kinds of devices can be connected to each other. In this integral storage system having a disk drive, a tape unit, a CD-ROM, and an optical unit or the like, the array controller can be programmed so that a bus protocol can be executed. Thus, the array controller is able to provide a super-high bandwidth bus by using fiber channel communication and an optical interface for the connected devices.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

【特許請求の範囲】

【請求項1】 ファイバチャネル通信システム上で動作する複数の異種装置を含むデータ記憶システムであって、

前記複数の異種装置が前記ファイバチャネル通信システム上の単一装置に見えるように、前記複数の異種装置を管理するコントローラユニットと、

前記ファイバチャネル通信システムに対する複数のファイバ接続と、

複数の光インタフェースと、を備え、

前記コントローラユニットが、前記光インタフェースに接続された装置と前記ファイバ接続との間のデータ転送を調停するデータ記憶システム。

【請求項2】 前記複数の光インタフェースが、ギガビットインタフェースコンバータおよびギガビットリンクモジュールのリストからの少なくとも1つの構成要素を含む、請求項1記載のデータ記憶システム。

【請求項3】 光インタフェースが2つの光スロットを有する、請求項1記載のデータ記憶システム。

【請求項4】 光インタフェースにSCSIインタフェースが接続される、請求項1記載のデータ記憶システム。

【請求項5】 光インタフェースに第2のコントローラが接続される、請求項1記載のデータ記憶システム。

【請求項6】 光インタフェースにテープバックアップ装置が接続され、前記コントローラユニットが、前記テープバックアップ装置を利用してデータのバックアップを定期的に発生させる、請求項1記載のデータ記憶システム。

【請求項7】 光インタフェースにネットワークインタフェース装置が接続される、請求項1記載のデータ記憶システム。

【請求項8】 前記複数の光インタフェースが、波長分割多重化モジュールを含む、請求項1記載のデータ記憶システム。

【請求項9】 複数の異種装置を利用して統合記憶装置を提供するシステムであって、

高帯域幅通信チャネルに対する接続と、

前記複数の異種装置と前記高帯域幅通信チャネルに対する前記接続との間のデータ転送を調停し、前記複数の異種装置が単一装置に見えるようにする、コントローラユニットと、

前記コントローラユニットと前記複数の異種装置との間の通信を容易にする複数の汎用インタフェースと、を備え、

各汎用インタフェースは、

内部通信プロトコルを介して前記コントローラユニットと通信する内部通信ブロックと、

別の通信プロトコルを介して1つの装置と通信する外部通信ブロックと、前記別の通信プロトコルと前記内部通

信プロトコルとの間のプロトコル変換のためのグルーブリックブロックと、を備えるシステム。

【請求項10】 前記内部通信プロトコルはファイバチャネルプロトコルである、請求項9記載のシステム。

【発明の詳細な説明】

【0001】〔関連出願〕本発明は、その開示内容がすべて引用をもって本明細書内に包含されたものとする、「NEW FIBRE-CHANNEL UPGRADE PATH」と題された、同時係属中であり本願と同一の譲受人に譲渡された米国特許出願（代理人整理番号：47607-P229US-10013947；10002528-1）に関連する。

【0002】

【発明の属する技術分野】本発明は、ファイバチャネルアレイコントローラに対する汎用インタフェースに関し、特にギガビットインタフェースコンバータ（GBIC）またはギガビットリンクモジュール（GLM）チャネルアダプタ、および、超高帯域幅バスを提供するために、関連する汎用GBIC/GLMアダプタを備えたチャネルコントローラの使用に関する。

【0003】

【従来の技術】近年、エンタプライズリソースプランニング（enterprise resource planning）システムおよび他の高度な企業データ処理システムが、実質的に重要になってきた。特に、多くの企業データ管理理論は、組織の成功は効率かつ組織化された方法で企業経営情報を収集し処理する能力に直接関係する、と断定する。これら目的を達成するために、いくつかのソフトウェア会社は、RP/3等の情報管理製品を製作してきた。これらのタイプのソフトウェアシステムは、莫大な量の情報を管理する。在庫レベル、顧客購入情報、会計データ、雇用情報および他のあらゆるデータベースの管理には、かなりの記憶容量が必要である。更に、電子商取引（eコマース）では、通常の業務を電子ワークフローに変換することが重視されるため、更なる記憶容量要求がもたらされた。更に、処理速度および容量が増大することにより、記憶資源に対する要求が大きくなる。

【0004】これら記憶要求の問題に対処するために、ディスクアレイが設計されてきた。例示的なディスクアレイシステムは、その開示内容がすべて引用をもって本明細書内に包含されたものとする、「MEMORY SYSTEMS WITH DATA STORAGE REDUNDANCY MANAGEMENT」と題された、本願と同一の譲受人に譲渡された米国特許第5,392,244号に述べられている。本質的に、ディスクアレイは、多数の独立したディスクを利用し、独立したディスクの集まりが単一ディスクシステムに見えるような方法でホストシステム（単数または複数）とインタフェースするシステムである。ディスクアレイは、非常に多くの利点を提供する。例えば、ディスクアレイは非常に冗長である。特定の独立したディスクが故障した場合、ディスクアレイの残りの部分は動作中であり続け

る。更に、ディスクアレイはデータミラーリングを可能とする。すなわち、独立したディスクの故障に対してより高い冗長性を提供するために、同じデータが複数のディスクに記憶され得る。従って、ディスクアレイ全体の故障の確率は、集積記憶システムよりずっと低い。

【0005】更に、周知のディスクアレイシステムは、ファイバチャネル環境で動作するように設計されている。ファイバチャネル通信プロトコルは、いくつかの相違を除いて周知の小型コンピュータシステムインタフェース (SCSI) 方式に幾分か類似している。SCSI は、あらゆるパーソナルコンピュータによって周辺機器をコンピュータに取付けるために使用されるパラレルインタフェース規格である。ファイバチャネル方法は、マップドプロトコル (mapped protocol) を使用して個々のバイトではなくフレームを通信する。更に、ファイバチャネル方法は、パラレル通信経路接続を利用しない。代りに、ファイバチャネル環境は、シリアル通信チャネルを利用して、ポイント・ツー・ポイント、アービトラリー・ヘッドループおよびクロスポイントスイッチ (crosspoint switched) トポロジ等のあらゆるシステムアーキテクチャを提供する。シリアル通信方法は、システム構成を簡略化する。特に、ファイバチャネル環境における1つの装置のインバウンドケーブルは、前の装置 (他の独立したユニットかまたはファブリック回線交換機 (fabric circuit switch)) のアウトバウンドケーブルである。ファイバは、光ファイバケーブルからなっても2軸銅ケーブルからなってもよい。残りの文書において、「ファイバ」という用語は、光ファイバ媒体かまたは2軸銅ケーブルのいずれかを意味するために交換可能に利用される。また、ファイバチャネルシステムは非常に高いデータ通信速度を提供する、ということが留意されるべきである。実際に、ギガビット通信速度が可能である。ファイバチャネルシステムは、ソース装置と宛先装置との間で正確に情報を伝搬するために中間装置に依存する。ファイバチャネルアーキテクチャがこの方法を利用するため、ファイバチャネルシステムは、システムに存在し得る装置の数を制限する。この制限は、待ち時間を低減しデータ通信速度を向上させるために課される。

【0006】ファイバチャネルシステムに存在する装置の数に対し固有の制限があるため、ファイバチャネルシステムで動作するディスクアレイは、個々のディスクユニットの各々を外部のファイバチャネルシステムに接続しない。代りに、ファイバチャネルディスクアレイは、バックプレーンにおいてファイバチャネルインバウンドケーブルとアウトバウンドケーブルとを統合する。更に、ファイバチャネルディスクアレイは、独立したディスクユニットとファイバチャネル環境との間の通信を調停または管理するコントローラユニットを備える。アレイコントローラの動作原理は、開示内容がすべて引用をもって本明細書内に包含されたものとする。「PROGRA

MMABLE DISK ARRAY CONTROLLER HAVING N COUNTERS FOR N DISK DRIVES FOR STRIPPING DATA WHERE EACH COUNTER ADDRESSES SPECIFIC MEMORY LOCATION BY A COUNT OF N」と題された、本願と同一の譲受人に譲渡された米国特許第5,471,640号に述べられている。コントローラユニットは、個々のディスクユニットを接続するために所定数のディスクベイを提供することができる。これにより、独立したディスクユニットは、コントローラユニットと直接通信する。コントローラユニットは、ファイバチャネルに互って順方向に通信するためにドライバからディスクベイを介して受取られる情報をアセンブルする。同様に、コントローラユニットは、適当なディスクベイを介して特定の独立したドライブユニットに分配するために逆方向に通信されるデータを分離する。更に、コントローラユニットは、複数のユニットが単一ディスクに見えるように独立したディスクユニットを管理する。コントローラユニットは、より優れた冗長性を提供するためにミラーリングタスクを実現する。また、ファイバチャネルプロトコルを使用することにより、ファイバチャネルシステムにおける独立したディスクユニットから宛先装置へのデータの効率的な通信が可能になる。特に、ファイバチャネルプロトコルは、大きいファイルの転送に対し高帯域幅能力を立証した。

【0007】

【発明が解決しようとする課題】このアーキテクチャは、効率的かつ高信頼に大記憶容量を提供するために非常に有用である。しかしながら、かかるディスクアレイシステムのアーキテクチャは、特に、単一の目的、すなわち複数の独立したディスクユニットへのデータ記憶のために設計されている。更に、本アーキテクチャは非常に限定されたスケーラビリティを提供する。特に、本アーキテクチャでは、独立したディスクユニットの追加が所定数に制限される。現在、明らかに多大な費用を必要とする別個のディスクアレイシステムを提供することにより、追加の記憶要求を満たさなければならない。また、コントローラユニットは、ディスクベイを介して独立したディスクユニットとインタフェースするように単独で設計される。コントローラユニットは、特定の相互接続を利用するため、ディスクベイを介して他の装置と接続することが不可能である。

【0008】

【課題を解決するための手段】本発明は、スケーラブル (scalable) でありかつ費用効率のよいディスクアレイシステムを容易にするためのインタフェースを提供する。そうすることにより、本発明は、スケーラブルなデータ記憶を容易にすることによってオペレーティングシステム互換性問題を簡略化する。本発明は、プラグイン接続を介して異種装置をファイバチャネルコントローラに接続することを可能にするための汎用インタフェースを提供する。また、本発明は、複数の装置がシステムか

ら見て単一装置に見えるように、コントローラを介して複数の異種装置をファイバチャネルシステムに接続することを容易にする。更に、本発明は、超高速バスを提供するファイバチャネルコントローラへの汎用インタフェースを提供する。

【0009】本発明は、ファイバチャネルコントローラに対する汎用インタフェースに関する。本システムは、ファイバチャネルシステムの単一ベイに対して2以上 (dual or greater) のスロットインタフェースを提供する。本インタフェースは、好ましくは、両方に対しギガビットインタフェースコンバータ (GBIC) かまたはギガビットリンクモジュール (GLM) を利用する2つのスロットを備えることができる。本発明は、複数のスロットを提供することにより、ファイバチャネルコントローラへの装置のスケラブルな追加を可能にする。本インタフェースは、ファイバチャネルコントローラのインタフェース容量を単純に2倍にはしない。代りに、個々のインタフェースがシリアルに接続され得る。このため、本インタフェースは、ファイバチャネルコントローラの単一ポートに対する容量の指数関数的な拡張を可能にする。更に、本発明により、独立したディスクユニットに加えて異種装置のファイバチャネルコントローラへの接続が可能になる。例えば、本インタフェースは、CD-ROMドライブ、テープユニット、ネットワークカード、光ドライブおよび/または同様のものの接続を可能にすることができる。代替的な実施形態では、本発明により、SCSIインタフェース、WDMインタフェース、RS-232インタフェースおよび/または同様のもの等、他のインタフェースを介する接続が可能になる。

【0010】また、本発明は、ファイバチャネルコントローラがディスクアレイシステムに限定されない、ということを実現する。ファイバチャネルコントローラに対する汎用インタフェースを設計することにより、本発明は、ファイバチャネルコントローラおよびそのファイバチャネルが超高速バスとしての役割を果たすことを可能にする。特に、いかなるタイプの装置も、コントローラに接続されることが可能である。このように、本発明により、ファイバチャネルコントローラは、通常のバスの同じ能力にかなり高い帯域幅能力を備えることができる。

【0011】上述したことは、以下の本発明の詳細な説明がよりよく理解され得るために、本発明の特徴および技術的利点をむしろ広く概説した。本発明の特許請求の範囲の主題を形成する本発明の更なる特徴および利点を、以下に説明する。当業者により、開示される概念および特定の実施形態が、本発明の同じ目的を遂行するために変更しまたは他の構造を設計する基礎として容易に利用され得る、ということが認められるはずである。また、当業者により、かかる等価な構成が、併記の特許請

求の範囲において示されるような本発明の精神および範囲から逸脱しない、ということも理解されるはずである。本発明の特性であると信じられる新規な特徴は、その構成と動作の方法との両方に関し、更なる目的および利点と共に、以下の説明を添付図面に関連して考慮することによってより理解されよう。しかしながら、図の各々は、例示および説明の目的のみのために提供されており、本発明の限定を画定するものとして意図されてはいない、ということは明白に理解されなければならない。

【0012】ここで、本発明をより完全に理解するために、添付図面に関連して以下の説明を参照する。

【0013】

【発明の実施の形態】ここで図面を参照すると、図1Aは、周知のディスクアレイチャネルシステム100を示す。ディスクアレイシステム100は、アレイコントローラ101と複数のディスクユニット102A~102Fとを備える。また、ディスクアレイシステム100は、ファイバチャネルシステムにおける他の装置と通信するための物理媒体を提供するために、デュアルファイバチャネル (図示せず) を備える。図1Bに、プラグインディスクモジュールの例示的な構成を示す。図1Bは、複数のディスクモジュールを含む単一のディスクユニット102gを示す。ディスクモジュールは、あらゆる事前設定されたポートに単に差込むことによって単一のディスクユニット102gに加えられる。図1Cは、本発明の動作を例示する。図1Cは、ディスクユニット102gを示す。上述したように、ディスクユニット102gは、複数のディスクモジュールを備える。しかしながら、図1Cでは、ディスクモジュールのうちの1つが発明的なインタフェースに置換えられている。インタフェース104は、ディスクモジュールのプラグイン機能と同様にディスクユニット102gに差込まれる。更に、インタフェース104は、後により詳細に説明するように、汎用装置のディスクユニット102gへの接続を可能にするポート103Aおよび103Bを含む。

【0014】図2は、かかるディスクアレイシステムを利用するシステム200のブロック図を示す。システム200は、ホスト201を備える。ホスト201は、アダプタ202Aおよび202Bを介してディスクアレイシステム207と通信する。この例示的な構成は、ファイバチャネルシステムにおける単一リンクを表す、ということが認められよう。示されているように、ホスト201は、ポイント・ツー・ポイントボロジにおける単一データ処理システムを表す。しかしながら、本発明は、いかなるシステムトポロジ内で実施することができる。例えば、ホスト201およびディスクアレイシステム207は、アービトレーテッドループトポロジを形成するために他の装置に接続することができる。また、ホスト201は、ファブリックトポロジにおける回線交換機 (circuit switch) を表すこともできる。しかしなが

ら、ディスクアレイシステム207は、簡単のため、単にポイント・ツー・ポイントトポロジにおけるホスト201に接続されるように示されている。

【0015】ディスクアレイシステム207は、ファイバチャネル203Aおよび203Bによって提供される物理接続によって通信する。ディスクアレイシステム207は、一方のファイバを利用してホスト201に対し情報を送信する。ディスクアレイシステム207は、他方のファイバを利用してホスト201から情報を受信する。

【0016】更に、ディスクアレイシステム207は、アレイコントローラ204を備える。アレイコントローラ204は、複数のディスクベイ205A～205Fを備える。当然ながら、ディスクベイの数は、設計の目的のために特定の数に厳密に制限されない。それにも関わらず、製造されたディスクアレイシステムでは、実質的な変更無しにディスクベイを追加することができない。ディスクベイ205A～205Fは、対応する数のディスクユニット206A～206Fとの相互接続を提供する。ディスクアレイシステム207は、多数の機能を実行する。特に、ディスクアレイシステムは、帯域幅変換を可能とする。具体的には、個々のディスク206A～206Fは、インタフェースタイプおよびドライブ機能によってファイバチャネルより低い通信速度で通信することができる。ディスクコントローラ204は、ディスク206A～206Fから情報を受取り、受取った情報をアセンブルしてホスト201に送信するために、より帯域幅の高い信号にする。同様に、ディスクコントローラ204は、ホスト201から情報を受取り、その情報をより低い帯域幅のリンクを介してディスク206A～206Fに分配する。ディスクコントローラ204は、好ましくは、高速プロセッサベースの装置として実現される。更に、ディスクコントローラ204は、システム性能を増大させるために重要なバッファを備えることができる。

【0017】このように、ディスクアレイシステム207は、実質的な記憶容量を有する「仮想ディスク」を提供する。ディスクアレイシステム207は、ホスト201から見て単一ディスクドライブであるように見える。ディスクアレイシステム207は、各ディスクベイに関連するディスクユニットを有するため、追加の記憶域を提供するためにいかなる容量も提供しない。このため、ネットワーク管理者は、あらゆる際だった記憶要求を満足させるために、追加のディスクアレイまたは他の記憶媒体を提供しなければならない。

【0018】図4Aは、既知のディスクアレイシステムにおいて利用されるブロック表現のディスクモジュール400を示す。ディスクモジュール400の関連する特徴は、それが単一ディスクに対してのみ、アレイコントローラへのインタフェースを提供する、ということであ

る。複数のディスクを接続することは不可能である。また、いかなる他のタイプの装置を接続することも不可能である。対照的に、図4Bおよび図4Cは、例示的な発明的インタフェースを示す。図4Bは、GBICベースのアダプタ401を示す。GBICインタフェース401は、2つのスロットを備え、各スロットは単一のGBICトランシーバを提供する。GBICは、ギガビットイーサネット（登録商標）アプリケーションのための業界標準モジュール式トランシーバソリューションである。GBICは、光信号方式を利用してギガビットインタフェースを提供する。各GBICスロットは、後により詳細に述べるように、あらゆるタイプの装置とも通信するために利用することができる。同様に、図4Bは、GLMベースのアダプタ402を示す。GLMアダプタ402は、2つのスロットを備え、各スロットはGLMインタフェースを提供する。GLMインタフェースは、実質的にGBICと同様であるが、GLMは基板に固定されており、GBICはプラグイン機能を提供する。好ましい実施形態では、GBICおよび／またはGLMインタフェースは、モジュールが既存のディスクアレイユニット内に単に滑り込ませるだけでよいように設計される。これは、本発明を既存のハードウェア装置と共に利用することができるようにするため、特に有利である。

【0019】図4Bおよび図4Cは、本発明に関連するGBICおよびGLMの使用を示すが、いかなるタイプのインタフェースを作成することも可能である、ということが認められよう。例えば、波長分割多重モジュール、SCSIインタフェース、イーサネットインタフェースおよび／または同様のものを利用することができる。しかしながら、GBICおよびGLMは、それらの費用、複雑性、信頼性および帯域幅特性により、好ましい実施形態である。更に、単一インタフェースユニットにおいて同じタイプのインタフェースを利用する必要はない、ということが認められよう。2つのポートが、異なる帯域幅を所有することができる。代替的に、2つのポートが、一方が光であり他方が電気であるように異なる伝送特性を有することができる。このように、本発明は、いかなる数のインタフェースタイプを利用して実施することができる。

【0020】図4Cは、発明的インタフェースの個々のポートの後方に配置される信号処理コンポーネントの例示的なブロック図を示す。まず、ブロック406は、外部通信サブコンポーネント403（以下、単に外部通信403とする）を有することができる。外部通信403は、ポートの所定の物理インタフェースとの通信を管理することができる。例えば、外部通信403は、ポートに関連する光信号を、グルーロジック（glue logic）404から受信する電気信号と交換することができる。グルーロジックは、2つの異なる通信プロトコル間、および／または外部通信403および内部FC0通信サブコ

ンポーネット405（以下、単にFC0通信405とする）等の機構間の通信を管理するために利用される機能を記述する。グルーロジック404は、データ速度変換、バッファリングおよび／またはプロトコル変換タスクを提供することができる。特に、グルーロジック404は、好ましくは、接続された装置がディスクアレイに関連する通常のディスクドライブポートと互換性があることを可能にするために十分なプログラム可能命令を含むことができる。グルーロジック404は、多数の方法で実現することができる。例えば、グルーロジック404は、ASIC設計を介して実現することができる。代替的に、グルーロジック404は、マイクロプロセッサ、メモリ、EEPROMおよび／または同様のものを利用して実現することができる。また、ブロック406は、好ましくは、内部FC0通信405を備える。内部FC0通信405は、アレイのコントローラユニットとの間の通信機能を提供する。ファイバチャネル接続およびプロトコルは、好ましくは、いくつかの理由でディスクアレイ内で内部的に通信するために利用される。第1に、それらは、非常に高帯域幅通信を提供する。第2に、ファイバチャネルプロトコルは、比較的柔軟でかつ効率的な多数の帯域幅割付け機構を提供し、それにより種々の接続された装置に対するデータアクセスの簡略化された管理を可能にする。これは、外部ファイバチャネル接続とは別個のファイバチャネルアービトラレーテッドループである、ということが認められよう。このため、内部FC0通信405は、好ましくは、ディスクアレイ内の通信を提供する別個の独立したファイバチャネルアービトラレーテッドループに関連し、そのためコントローラと種々の装置との間の通信が可能になる。

【0021】本発明により、複数のインタフェースのチェイニング（chaining）が指数関数的拡張経路を提供することが可能になる。例えば、GBICアダプタ401またはGLMアダプタ402の各スロットは、同様のポートに接続することができる。このため、第2のポートは、2つの光スロットをオリジナルインタフェースの一方の光スロットに接続する。このプロセスは、必要に応じて反復的に継続することができる。単一スロットにより指数関数的に拡張するプロセスによって、接続されたインタフェースの帯域幅がコントローラユニットに接続された単一スロットの容量を超過する可能性がある、ということが認められよう。この状況では、すべての装置が同時に通信することができない。従って、ある種の時分割アクセスを提供する方式が採用されなければならない。本発明は、この構成を簡略化することにより更なる利点を提供する。本発明は、ギガビットイーサネット装置の「搬送波感知（carrier sense）」機能を利用することができる。イーサネット装置の「搬送波感知」機能は、媒体アクセス制御（MAC）方式を提供する。MAC方式は、他の装置が、別の装置がすでに通信している

場合に光チャネルによる通信を試みないようにする。このため、本発明は、接続された装置がコントローラユニットの帯域幅を超過しないようにするために既存のギガビットイーサネットプロトコルを導入することができる。

【0022】更に、GBICまたはGLMに対しあらゆるインタフェースを接続することができる。実施形態では、GBICまたはGLMインタフェースに2次（secondary）アダプタカードを取付けることができる。更に、アダプタカードにより、単一GBICまたはGLMトランシーバを介する複数の通常のSCSIバスチャネルの接続が可能になる。そうすることにより、複数のSCSIチャネルの集合的な帯域幅要求がGBIC/GLMポートの帯域幅に適合することができる。好ましい実施形態では、コントローラは、15個のインタフェースGBIC/GLMポートを備えることができる。単一の2次アダプタカードを介して、4つのSCSIチャネルを特定のGBIC/GLMに接続することができる。更に、各SCSIチャネルに15のディスクドライブを接続することができる。この実施形態は、10個のギガバイトドライブを用いて実施することができる。このため、本発明は、高帯域幅ファイバおよびインタフェースを備えたコントローラを利用することにより、9000ギガバイトのデータ記憶容量を提供することができる。更に、本発明により、従来の記憶構成によって達成可能であるよりずっとコンパクトなソリューションで実現することができる。

【0023】図3は、例示的なシステム300を示す。システム300は、アダプタ302Aおよび302Bを有するホスト301を備える。上述したように、システム300は、ファイバチャネルシステムにおけるポイント・ツー・ポイントポロジを表す。しかしながら、本実施例は、簡単のために1つのシステムを利用する。ホスト301は、ファイバチャネル303Aおよび303Bに連結されるアダプタ302A、302Bを使用して通信する。ファイバチャネル303Aおよび303Bは、アレイコントローラ304に接続される。この場合、アレイコントローラ304は、発明的なアダプタ306A～306Fを利用して異種の装置のセットへの接続を提供する。上記構成と同様に、アレイコントローラ304は、複数のディスクユニット（307A～307G）に接続される。更に、コントローラ304は、CD-ROM308、テープユニット310および光リーダー／ライター309に接続される。本発明のインタフェースにより、アレイコントローラ304は他のネットワークにも接続することができる。この場合、アレイコントローラ304はATM交換機311に接続される。

【0024】本発明の更なる利点は、簡略化されたバックアップおよびデバッグ機能を提供する、ということである。例えば、コントローラユニットは、ディスク

ユニットに格納された所定のデータがバックアップの目的で自動的にテープユニットを介して格納されるようにすることができる。このため、バックアップ機能は、IT人員または他のシステム動作の介入無しに発生することができる。また、バックアップ動作は、ネットワーク接続にデータを転送することなく発生させることができる。代りに、バックアップデータ転送は、コントローラユニット内のみで発生させることができる。また、本発明により、オリジナルディスクアレイを切断する必要なく他のディスクアレイシステムまたはディスクドライブへのバックアップが可能になる。これは、仮想コピーが作成され分析のために分析室に返信されることが可能であるため、CPEハードウェアバグの診断に対し有用である。

【0025】上述したように、本発明により記憶容量のスケラビリティが可能になる。これは、アレイコントローラ304を他のアレイコントローラ（アレイコントローラ312）に接続することによって達成することができる。更にまたは代替的に、本発明は、「NEW FIBRE-CHANNEL UPGRADE PATH」と題された、本発明と同一の譲受人に譲渡された同時係属中の米国特許出願（代理人整理番号：47607-P229US-10013947; 10002528-1）において述べられているような階層記憶アーキテクチャにおいて採用することができる。アレイコントローラ312は、発明的なアダプタ313A~313Fを介して複数の装置に接続される。この場合、アレイコントローラ312は、ディスクユニット314A~314Lに接続される。アレイコントローラ312を多数の異なる装置かまたは他のアレイコントローラにも接続することができる、ということは認められよう。

【0026】このように、本発明は、記憶容量を増大させるために技術的に簡略化した機構を提供する。本発明は、他のソリューションより多数の利点を提供する。まず、アレイコントローラ304およびアレイコントローラ312における記憶装置の集合は、ホスト301には単一の「仮想」記憶システムのように見える。アレイコントローラ312および関連するディスクユニット314A~314Lが最初にアレイコントローラ304に接続される時、ホスト301から見てシステムアーキテクチャは変化していない。ホスト301は、単に、アレイコントローラ304への接続を介して追加の記憶容量が存在することを検出する。ホスト301は、アレイコントローラ312等の下位レベルに配置される装置についてそれ以上の知識を有する必要はない。

【0027】また、本発明は、オペレーティングシステムタスクを簡略化する。例えば、既知のファイバチャネルシステムは、システムに配置される異種装置を、ハブまたはスイッチを介してプロセッサユニットに接続する。しかしながら、このソリューションは、各プロセッ

サユニットのオペレーティングシステムが各装置と共に動作するように構成されなければならないため問題を含む。これは、特に、オペレーティングシステムプロバイダがプロプライエタリなアプリケーションインタフェースを使用する傾向がある場合に問題がある。装置の構成および関連するデバッグは、非常に厄介である。従って、各プロセッサシステムがコントローラに対して構成されるだけでよいと、本発明はオペレーティングシステム問題を簡略化する。本発明により、複数のデータ記憶関連装置との通信を維持し最適化するための専用のIT人員を養成し確保しておく必要が低減される。

【0028】更に、本発明は、ディスクアレイコントローラアーキテクチャがディスクアプリケーションに限定されない、ということを実現する。代りに、本発明は、ディスクアレイコントローラアーキテクチャを利用して、ホストシステムまたは他のネットワークに対し、装置のいかなる集合体も単一接続として達成されているように見えるようにすることができる、ということを実現する。他のアプリケーションに対してカスタムコントローラを開発することができる。例えば、コントローラは、バスとして動作するように構成されまたはプログラムすることができる。かかるアプリケーションは、通常、のバスと比較して非常に高い性能を提供することができる。事実、GBICまたはGLMインタフェースおよびファイバチャネルを使用することにより、ギガビットバスの実現が可能になる。

【0029】図3は、この概念の可能性を例示するシステム構成を示す。ホスト301は、ファイバ接続（ファイバチャネル）303Aおよび303Bを介してアレイコントローラ304に接続される。アレイコントローラ304は、ホスト301と関連する装置すべての間の通信を管理または調停する。本質的に、アレイコントローラ304は、ホスト301とあらゆる装置との間のプロトコルおよび物理的相互接続としての役割を果たすことができる。アレイコントローラ304は、プロトコルおよび物理的相互接続を提供するいくつかの機構を提供する。まず、アレイコントローラ304は、入力ファイバを介して高帯域幅ファイバチャネル信号を受信する。アレイコントローラ304は、特定の装置に対しいずれの情報が指定されているかを決定する。アレイコントローラ304は、一般的なバスプロトコルを利用していずれの装置にいずれの情報が指定されているかを決定することができる。例えば、特定のメッセージまたはパケットが、宛先装置を識別するために装置アドレスを有することができる。

【0030】また、アレイコントローラ304は、必要に応じて帯域幅変換を実行することができる。例えば、アレイコントローラ304は、必要に応じて受信した情報をバッファリングすることができる。特定の装置に対する帯域幅が利用可能である場合、アレイコントローラ

304は、情報を特定の装置に対しそれぞれのアダプタを介して伝達する。同様に、アレイコントローラ304は、装置からそれぞれのアダプタを介して情報を受信する。アレイコントローラ304は、必要に応じてその情報をバッファリングすることができる。更に、アレイコントローラ304は、好ましくは、装置からの情報の受信を調停または制御することができる、ということが認められよう。そうでなければ、まず、同じアダプタを利用する2つの装置が、同時に同じアダプタを介して通信しようとする可能性がある。しかしながら、結合された装置の帯域幅がインタフェースの帯域幅を超過する可能性がある。また、装置の集成的帯域幅が出力ファイバチャネルの帯域幅を超過する場合がある。アレイコントローラ304は、情報をバッファすることができる。しかしながら、バッファは、出力ファイバを介して送信することによって空にされる前に、その限界を超える可能性がある。従って、アレイコントローラ304は、いかなる特定のチャネルの帯域幅も超過されることがないように、装置との間の通信を制御または調停することができる。

【0031】このように、アレイコントローラ304は、多数の異種装置に対しマルチチャネルアクセスを提供するバス機能を提供することができる。更に、装置は記憶装置に限定されない、ということが認められよう。アレイコントローラ304は、他のネットワークに接続されたインタフェースカード等、いかなる装置に接続することができる。また、本発明により、これらのタイプのハードウェアソリューションがスケラブルに実現されることが可能となる。例えば、例示的なバスは、装置の新たなセットに関連する他のアレイコントローラを適用することにより殆ど困難なく拡張されることが可能である。このスケラブルな拡張は、接続されたホストシステムに対するバスの視点に影響を与えることなく発生することができる。

【0032】本発明およびその利点を詳細に説明したが、併記の特許請求の範囲によって定義されるような本発明の精神および範囲から逸脱することなく、あらゆる変更、置換および改変を行うことができる、ということが理解されるべきである。更に、本アプリケーションの

範囲は、本明細書で述べるプロセス、機械、製品、合成物、手段およびステップの特定の実施形態に限定されることが意図されていない。当業者が本発明の開示から容易に認めるであろうように、本明細書で述べた対応する実施形態と同じ機能を実質的に実行するかまたは同じ結果に実質的に達する、既存のまたは後に開発されるプロセス、機械、製品、合成物、手段、方法またはステップを、本発明に従って利用することができる。従って、併記の特許請求の範囲は、それらの範囲内にかかるプロセス、機械、製品、合成物、手段、方法またはステップを含むことが意図される。

【図面の簡単な説明】

【図1A】例示的なディスクアレイシステムを示す図である。

【図1B】一般的なディスクアレイシステムに関連するプラグインディスクモジュールを示す図である。

【図1C】発明的なインタフェースを備えたディスクアレイモジュールの置換えを示す図である。

【図2】外部システムに接続された例示的なディスクアレイシステムを示す図である。

【図3】別種のハードウェアユニットに接続されたコントローラを備えた外部システムに接続された例示的なファイバチャネルシステムを示す図である。

【図4A】ディスクアレイシステムのコントローラによって利用される例示的なディスクベイを示す図である。

【図4B】コントローラによって利用される例示的な拡張インタフェースを示す図である。

【図4C】例示的な拡張インタフェースポートのポートに配置された例示的な処理ハードウェアを示す図である。

【符号の説明】

303A、303B：ファイバチャネル

304：アレイコントローラ

306A～306F：アダプタ

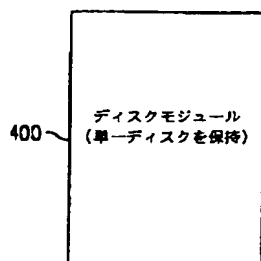
307A～307G：ディスクユニット

403：外部通信サブコンポーネント

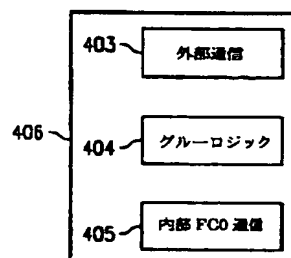
404：グルーロジック

405：内部FC0通信サブコンポーネント

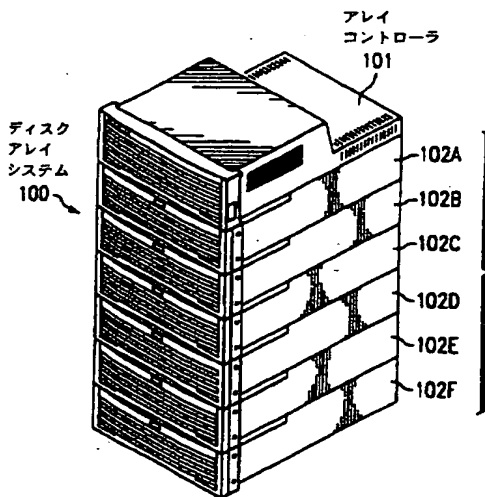
【図4A】



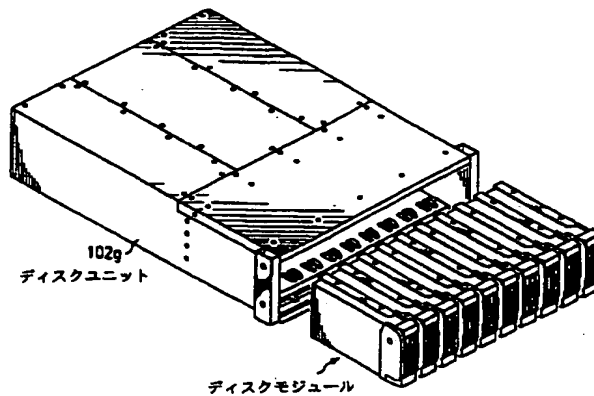
【図4C】



【図 1 A】

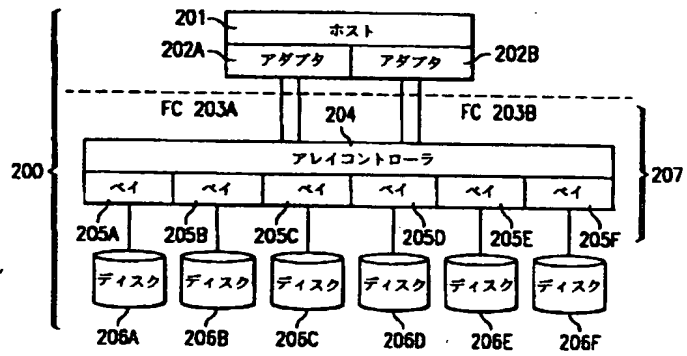
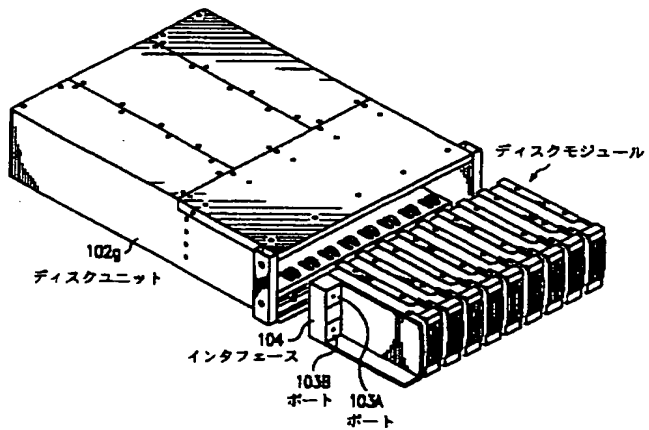


【図 1 B】



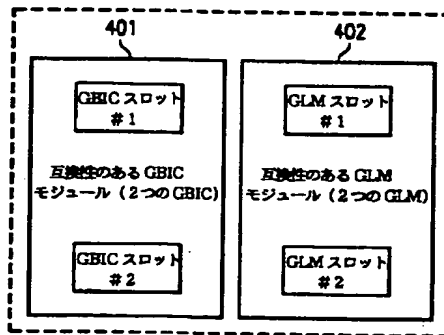
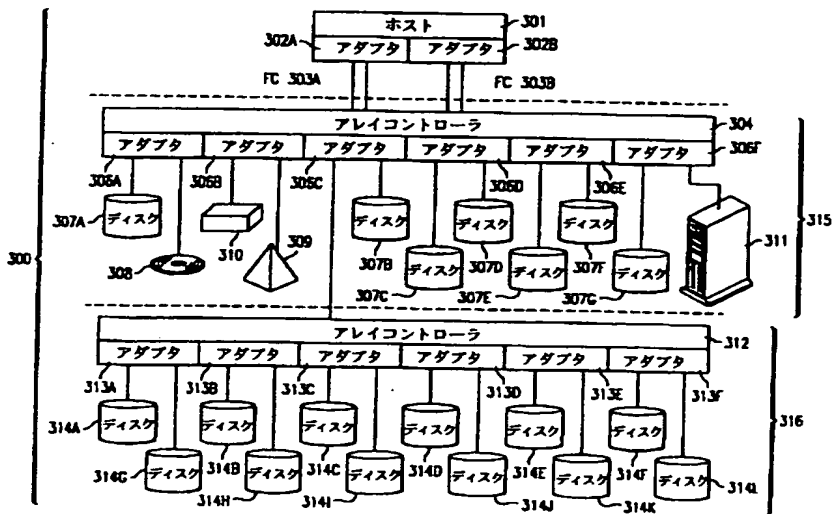
【図2】

【図1C】



【図4 B】

【図3】



フロントページの続き

Fターム(参考) 5B014 EB05 GD02 GD05 GD06
5B065 BA01 CA06 CA30 CE02 EA33
ZA13